PAT-NO:

JP362222346A

DOCUMENT-IDENTIFIER: JP 62222346 A

TITLE:

SERIAL INTERFACE ELEMENT

PUBN-DATE:

September 30, 1987

INVENTOR-INFORMATION:

NAME

MITO, JUNICHI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

MITSUBISHI ELECTRIC CORP

N/A

APPL-NO:

JP61066759

APPL-DATE:

March 25, 1986

INT-CL (IPC): G06F013/00, H04L013/00

ABSTRACT:

PURPOSE: To miniaturize a serial interface element by mounting circuit elements having receiver or driver functions, which satisfy both standards of RS232C and RS422, on one package and selecting both functions with an external switching signal.

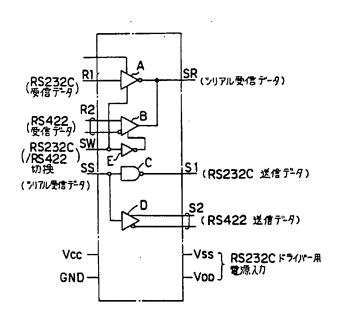
CONSTITUTION: An RS232C receiver A, an RS232C driver C, an RS422 receiver B,

an RS422 driver D, and an RS232C/RS422 receiver switching inverter E are provided in an IC. An RS232C/RS422 changeover switch SW is connected to the

inverter E, and the switching signal input is given to the switch SW to perform

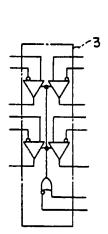
第 1 圆

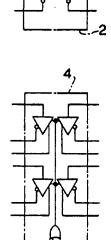




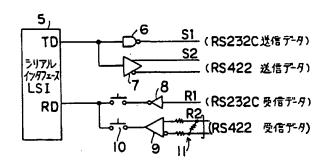
A: RS232C レラーバー B: RS422 レラーバー C: RS232C ドライバー D: RS422 ドライバー

E: RS232C/RS422 切換用インバータ





第 3 図



the function switching control.

COPYRIGHT: (C)1987,JPO&Japio

(9 日本国特許庁(JP)

⑪特許出願公開

⑩ 公 開 特 許 公 報 (A) 昭62-222346

⑤Int Cl.⁴

識別記号

庁内整理番号

❸公開 昭和62年(1987)9月30日

G 06 F 13/00 H 04 L 13/00 351

M-7218-5B A-7240-5K

審査請求 未請求 発明の数 1 (全3頁)

野発明の名称

シリアルインタフェース素子

②特 願 昭61-66759

愛出 願 昭61(1986)3月25日

⑫発 明 者 三 戸

純 一 名

名古屋市東区矢田南5丁目1番14号 三菱電機株式会社名

古屋製作所内

⑪出 願 人 三菱電機株式会社

東京都千代田区丸の内2丁目2番3号

⑩代 理 人 弁理士 田澤 博昭 外2名

1. 発明の名称

シリアルインタフェース衆子

2. 特許請求の範囲

RS232CまたはRS422用ドライバ・レシーが機能を有するシリアルインタフェース素子において、前記RS232CまたはRS422の両規格を満足するレシーバまたはドライバ機能を有する回路素子を1パッケージに実装し、RS232C・RS422切換外部信号により前記両機能の選択を行いうるように前記回路素子を構成したことを特徴とするシリアルインタフェース案子。

3. 発明の詳細な説明

〔 産業上の利用分野〕

この発明は、EIA(Electronic Industries Association) 規格で制定しているRS232C及びRS422のインタフェース素子(以下、ICという)に関するものである。

〔従来の技術〕

第2図は従来のとの種ドライバICの内部機成

を示すもので、図において、1 はRS 2 3 2 C 用 のドライバIC、2 はレシーバIC、3 はRS 4 2 2 用のドライバIC、4 はレシーバICである。

これらのI C を使用して、R S 2 3 2 C と R S 4 2 2 の両規格を満足するハードウェアを作成しようとする場合には、例えば第 3 図のような回路構成が考えられる。この場合は送信データと受信データだけ R S 2 3 2 C と R S 4 2 2 の規格に適合させようとしたもので、第 2 図に示した4種のインタフェースI C を全て使用することになる。

次に動作について説明する。まず、第3図の回路 当年として、シリアルインタフェース LSI 5 は は しょうとするデータを 出力端子 T D から 2 3 2 に ライバ 6 及び R S 4 2 2 2 2 に テータ R 1 及び R S 4 2 2 2 ほ データ R 2 2 2 に た R S 2 3 2 C レシーバ 8 及び R S 4 2 2 を R S 2 3 2 C レシーバ 8 及び R S 4 2 2 を R S 2 3 2 C レシーバ 8 及び R S 4 2 2 を R S 2 3 2 C レシーバ 8 及び R S

4 2 2 レシーパ g によつて受信するとそれぞれ T T L レベルのデータに変換する。切換スイッチ10 は、RS 2 3 2 C 及びRS 4 2 2 のインタフェー ス切換を行うものである。

また、第2図において具体的IC名としてはRS232CレシーバIC1の例として、SN75189、RS232CドライバIC2の例としてSN75188、RS422レシーバIC3の例としてAm26LS31等があげられる。

[発明が解決しようとする問題点]

従来のシリアルインタフェース素子は以上のように構成されているので、EIA規格のRS232CとRS422両者のインタフェースを備えたハードウェアを作成しようとするとICチップの数か多くなり、ハードウェアの形状が大きくなり、価格も高価となるのを免れ得ない等の問題点があった。

との発明は上記のような問題点を解消するため

つて図示した第 1 図において、A は R S 2 3 2 C レシーバ、B は R S 4 2 2 レシーバ、 C は R S 2 3 2 C ドライバ、 D は R S 4 2 2 ドライバ、 E は R S 2 3 2 C / R S 4 2 2 レシーパ切換用インパータである。また、 S W は R S 2 3 2 C / R S 4 2 2 切換 スインチ、 S S は シリアル送信データ、 S R は シリアル受信 データである。

本発明によるシリアルインタフェースICを使用した場合、第3図と同様な構成をハードウェアで構成すると、シリアルインタフェースLSIと本発明によるICと終端抵抗だけになり、大巾にICを削波出来る。

次に本発明の回路動作は、従来例における回路動作と同じであるが、本発明による I C に R S 2 3 2 C / R S 4 2 2 切換 S W 信号入力を与えることにより容易に機能切換え制御を行うことができる。

なお、上記実施例では、I C 内部に R S 2 3 2 C ドライバ・レシーバ、 R S 4 2 2 ドライバ・レ シーバを各 1 個 ずつ実装 した例について示したが、 になされたもので、 R S 2 3 2 C 及び R S 4 2 2 の両規格に適合したドライバ・レシーバを含む I C と するととにより ハードウェアの形状を小形化し、コストの低下を図ることを目的とする。

[問題点を解決するための手段]

との発明に係るシリアルインタフェースICはEIA規格RS232C,RS422両規格に適合するドライバ・レシーバを1個のIC内に形成し、IC外部からの切換信号によりRS232CとRS422の切換えが出来る機能を持たせるようにしたものである。

〔作 用〕

この発明におけるシリアルインタフエースIC は、RS232Cドライバ・レシーパとRS422 のドライバ・レシーパとを1パッケージ化するこ とにより、RS232CとRS422の両者のイ ンタフエース機能を持つICとする。

〔 寒 施 例 〕

以下、との発明の一実施例を図について説明する。図中、第3図と同一の部分は同一の符号をも

用途によつて実装個数は何個入つていても良い。 (発明の効果)

以上のように、この発明によれば、 R S 2 3 2 C ドライバ・レシーバ、 R S 4 2 2 ドライバ・レシーバを 1 チップ内に収納するようにしたので、 R S 2 3 2 C と R S 4 2 2 の両者のインタフェースに対応したハードウェアが必要とされる場合にハードウェアの形状を小型に出来、かつ低価格のものを構成することが出来る効果がある。

4. 図面の簡単な説明

第 1 図は本発明の一実施例によるシリアルインタフェース素子の回路図、第 2 図は従来の R S 2 3 2 C ドライバ・レシーバ、R S 4 2 2 ドライバ・レシーバI C の内部構成図、第 3 図は R S 2 3 2 C と R S 4 2 2 の両者のインタフェースを備えたハードウェアのブロック図である。

図において、AはRS232Cレシーバ、BはRS422レシーバ、CはRS232Cドライバ DはRS422ドライバ、EはRS232C/RS422切換用インバータである。